

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号
特開2001-343901
(P2001-343901A)

(43)公開日 平成13年12月14日 (2001.12.14)

(51) Int.Cl. ⁷	識別記号	F I	テーマコード ⁸ (参考)
G 0 9 F 9/00	3 3 8	G 0 9 F 9/00	3 3 8 2 H 0 9 2
G 0 2 F 1/1343		G 0 2 F 1/1343	5 G 3 2 3
H 0 1 B 13/00	5 0 3	H 0 1 B 13/00	5 0 3 D 5 G 4 3 5

審査請求 未請求 請求項の数3 OL (全 11 頁)

(21)出願番号	特願2001-12527(P2001-12527)
(22)出願日	平成13年1月19日 (2001.1.19)
(31)優先権主張番号	特願2000-99933(P2000-99933)
(32)優先日	平成12年3月31日 (2000.3.31)
(33)優先権主張国	日本 (JP)
(31)優先権主張番号	特願2000-99934(P2000-99934)
(32)優先日	平成12年3月31日 (2000.3.31)
(33)優先権主張国	日本 (JP)
(31)優先権主張番号	特願2000-99935(P2000-99935)
(32)優先日	平成12年3月31日 (2000.3.31)
(33)優先権主張国	日本 (JP)
特許法第30条第1項適用申請有り	2000年9月25日～28

(71)出願人	000005049 シャープ株式会社 大阪府大阪市阿倍野区長池町22番22号
(72)発明者	片岡 義晴 大阪府大阪市阿倍野区長池町22番22号 シ ヤープ株式会社内
(72)発明者	小倉 雅史 大阪府大阪市阿倍野区長池町22番22号 シ ヤープ株式会社内
(74)代理人	100078282 弁理士 山本 秀策

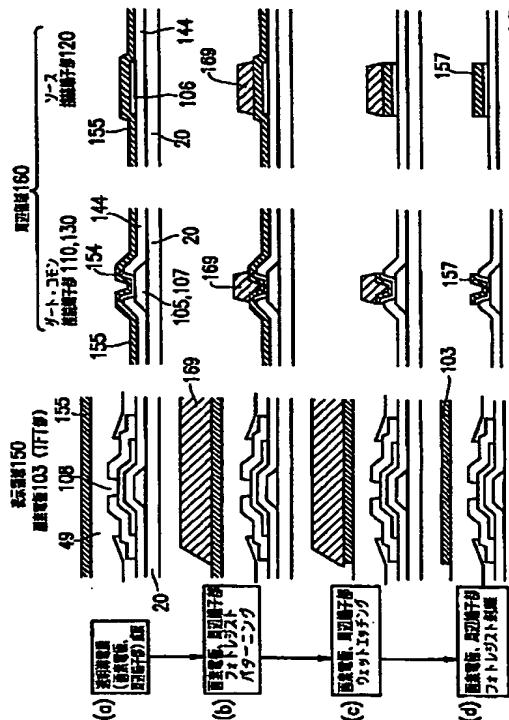
最終頁に続く

(54)【発明の名称】 電極基板の作製方法

(57)【要約】

【課題】 有機絶縁膜上に形成された透明導電膜と無機絶縁膜上に形成される透明導電膜を同時に精度良くエッチングする。

【解決手段】 電極基板の作製方法は、同一面側に有機絶縁膜49からなる有機絶縁膜領域と無機絶縁膜144からなる無機絶縁膜領域とを有する電極基板において、有機絶縁膜領域および無機絶縁膜領域に接して透明導電膜を形成する工程と、有機絶縁膜領域および無機絶縁膜領域に接する透明導電膜を熱処理する工程と、有機絶縁膜領域および無機絶縁膜領域に接する透明導電膜を同時にエッチングする工程と、を包含する。



【特許請求の範囲】

【請求項1】 電極基板の作製方法であって、同一面側に有機絶縁膜からなる有機絶縁膜領域と無機絶縁膜からなる無機絶縁膜領域とを有する該電極基板において、該有機絶縁膜領域および該無機絶縁膜領域に接して透明導電膜を形成する工程と、該有機絶縁膜領域および該無機絶縁膜領域に接する透明導電膜を熱処理する工程と、該有機絶縁膜領域および該無機絶縁膜領域に接する透明導電膜を同時にエッチングする工程と、を包含する電極基板の作製方法。

【請求項2】 前記熱処理は、150℃～220℃の温度で一定時間保持する、請求項1に記載の電極基板の作製方法。

【請求項3】 前記熱処理は、200℃～220℃の温度で一定時間保持する、請求項2に記載の電極基板の作製方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、電極基板の作製方法に関する。さらに詳しくは、無機絶縁膜からなる無機絶縁膜領域および有機絶縁膜からなる有機絶縁膜領域の両方に接する透明導電膜が形成される電極基板の作製方法に関する。

【0002】

【従来の技術】 ITO（インジウムスズ酸化物）を含む透明導電膜は、光を透過させ、且つ、光を制御する電極として利用可能である。そのような特性を有する透明導電膜を使用した電極基板は、エレクトロルミネセンス表示装置などの表示装置だけでなくタッチパネル、太陽電池などの用途への実用化が進められている。

【0003】 有機絶縁膜および無機絶縁膜の両方の上に透明導電膜を形成した電極基板を使用した表示装置として液晶表示装置が挙げられる。液晶表示装置は、CRTに替わるフラットパネルディスプレイの一つとして盛んに研究が行われており、とくに消費電力が小さく、薄型であるという特徴を活かして、電池駆動の超小型テレビやノートブック型のパーソナルコンピュータの表示装置としてすでに実用化されている。ここでは、有機絶縁膜および無機絶縁膜の両方の上に透明導電膜を形成した電極基板を使用した表示装置としての具体例として液晶表示装置を説明する。

【0004】 図1は液晶表示装置100の基本的な構成を模式的に示す。液晶表示装置100は、薄膜トランジスタ（以下TFTと記す）をスイッチング素子に用いたアクティブマトリクス型TFTアレイタイプであり、これは高表示品質が望まれる場合に有利である。

【0005】 図1に示されるように液晶表示装置100は、上側基板102と下側基板（電極基板）101との間に液晶層（図示せず）が設けられており、液晶層が上

側基板102上の上側電極104と下側基板101上の複数の画素電極103により制御されるようになっている。下側基板101において、複数の画素電極103のそれぞれはスイッチング素子（TFT）108を介してソース配線105に接続され、TFT108のゲートはゲート配線106にそれぞれ接続されている。

【0006】 図2は液晶表示装置の下側基板101（電極基板）の上面図を示す。ここで、液晶表示装置として、透過型アクティブマトリクスの液晶表示装置を想定している。ただし、液晶表示装置は、透過型に限定されず、透過／反射両用型液晶表示装置の透過領域も同様に考えることができる。

【0007】 電極基板101は、絶縁性基板20とその上に形成される構成要素全体を指す。電極基板101は、表示領域150および周辺領域160の2つの領域に分けられる。図2において、表示領域150を斜線で示す。表示領域150では、複数の画素電極103および複数の各画素電極103を制御する複数のTFT108が設けられる。画素電極103は透明導電膜により形成される。電極基板101を透過型液晶表示装置に使用する場合、絶縁性基板20の少なくとも一部を透明材料で形成し、表示側の反対側からの光（一般に光源）を利用して表示を行うために電極を透明導電膜により形成することで、光の透過および制御を行う。

【0008】 一方、周辺領域160には、複数のゲート接続端子部110、複数のソース接続端子部120、複数のコモン接続端子部130が設けられる。各ゲート接続端子部110、ソース接続端子部120、コモン接続端子部130にそれぞれ対応するゲート配線105、ソース配線106、コモン配線107が、周辺領域160から表示領域150にわたって形成されている。本明細書において、ゲート接続端子部110、ソース接続端子部120、コモン接続端子部130を総称して、周辺端子部と名付ける。

【0009】 図3は、電極基板101の表示領域150を拡大した上面図を示す。図3において、破線で囲まれる領域が1つの画素電極103に相当する。各ゲート配線105と各コモン配線107とはそれぞれ平行に設けられ、各ゲート配線105および各コモン配線107とそれぞれ直交するように複数のソース配線106がそれぞれ設けられている。図3に示されるように、各ゲート配線105と各ソース配線106とのそれぞれの交差部では、各ゲート配線105およびソース配線106は、スイッチング素子であるTFT108のゲート電極またはソース電極と少なくとも接続するように分岐されている。TFT108のドレイン電極に接続される接続電極48はコモン配線107と一部が重なるように設けられ、さらに、接続電極48とコモン配線107とが重なる領域の一部にコンタクトホール50が設けられる。

【0010】 図4は、図3のA-A'線に沿った電極基

板101の表示領域150の断面図を示す。図4において、左側(A側)にTFT108、右側(A'側)にコンタクトホール50が示される。ここで、図4のA側をTFT部、A'側をコンタクトホール部とよぶ。

【0011】TFT部において、絶縁性基板20上にゲート配線105の分岐部分が形成され、ゲート絶縁膜44がそれらを覆うように設けられている。ゲート絶縁膜44としてはシリコンナイトライド(SiNx)が使用され得る。ゲート絶縁膜44上にアモルファス半導体層45が形成され、アモルファス半導体層45の左側上方にソース電極46a、アモルファス半導体層45の右側上方にドレイン電極46bが形成される。ソース電極46aはソース配線106と接続され、ドレイン電極46bは接続電極48と接続されている。このように形成されたTFT108は透明材料からなる有機絶縁膜49で覆われ、平坦化された有機絶縁膜49は透明導電膜からなる画素電極103で覆われている。

【0012】コンタクト部において、絶縁性基板20上にコモン配線107が形成され、ゲート絶縁膜44がそれらを覆うように設けられている。ゲート絶縁膜44は接続電極48で覆われている。コンタクトホール部において、接続電極48上に有機絶縁膜49が形成され、有機絶縁膜49は画素電極103で覆われている。ただし、接続電極48と画素電極103とが直接的に接続するコンタクトホール50が設けられている。

【0013】電極基板101の表示領域150を上述したように形成することで、主に2つの利点により高開口率が得られる。第1の理由は、表面が平坦化された有機絶縁膜49上に画素電極103が形成されるので、画素電極103の段差部分により生じていた液晶層内の液晶分子(図示せず)の配向乱れによる表示不良(ドメイン現象)を無くすことができ、液晶層内の表示有効面積を増やすことができるためである。第2の理由は、0.3μmから2μmの比較的膜厚の厚い有機絶縁膜49を形成して、その上に画素電極103を形成することによって、有機絶縁膜103の基板側にあるゲート配線105・ソース配線106と上面側(表示側)にある画素電極103との間の電気的短絡を生じることがないためである。したがって、表示を目視する側から見た場合、ゲート配線105・ソース配線106などの配線にオーバーラップさせるような広い面積で画素電極103を形成することが可能となる。

【0014】一方、周辺端子部では、実装部材との接続不良などを生じるリワーク時の信頼性が欠けるため、一般的に、電極となる無機絶縁膜上に透明導電膜が形成される。透明導電膜の形成は、周辺端子部の電極が酸化し、その結果、電極が高抵抗化することを防ぐ。周辺端子部の電極材料を有機絶縁膜上に形成することも考えられるが、有機絶縁膜の上に透明導電膜を形成することは、信頼性の観点から好ましいものではない。

【0015】透明導電膜の成膜後のエッチングは、一般にウエットエッチングを行う。なぜなら、ドライエッチングを行うと有機絶縁膜が変質し、絶縁性が脆化してしまうからである。また、電極基板を液晶表示装置に適用する場合、ドライエッチング時の残渣に起因して液晶層が汚染され、表示品位の劣化が引き起こされる可能性がある。したがって、本明細書において、特に言及しない限り「エッチング」はウエットエッチングを意味する。

【0016】

10 【課題を解決するための手段】上述したように有機絶縁膜および無機絶縁膜の両方の上に形成された透明導電膜をエッチングする場合、同時にエッチングすることができるようと考えられるが、実際には両者のエッチングシフトは異なる。本明細書において、エッチングシフトとは、エッチングによって除去される膜の長さを意味する。また、単位時間あたりのエッチングシフトを「エッチングレート」と規定する。有機絶縁膜上の透明導電膜と無機絶縁膜上の透明導電膜とを実質的に同じサイズで設計して、同じようなエッチングを行う場合、エッチングシフトが異なることにより、両者の透明導電膜の大きさにずれが生じる。すなわち、エッチングレートが異なる。したがって、透明導電膜をエッチングした際に、図5に示すように、一方の透明導電膜の設計寸法と仕上寸法との間に差が生じてしまう。したがって、有機絶縁膜上の透明導電膜と無機絶縁膜上の透明導電膜は、同時にエッチングすることができない。

20 【0017】ここで、図6を参照して、図2に示す液晶表示装置の電極基板の作製方法を説明する。図6は、工程(a)～(g)によりTFT部の画素電極103、ゲート接続端子部110・コモン接続端子部130、ソース接続端子部120(図2参照)を形成する方法を示す。図6では、TFT部の画素電極103の形成工程を示すが、画素電極103の形成工程はTFT部に特に限定されるものではなく、表示領域150内の画素電極103は同じように形成されると考えられる。

30 【0018】工程(a)において、透明導電膜155(例えばITO)を、TFT部および周辺領域160(図2参照)の周辺端子部に同時に成膜する。

【0019】TFT部の画素電極103となる透明導電膜155は、平坦に形成された有機絶縁膜49上に形成される。

40 【0020】ゲート・コモン接続端子部110、130では、絶縁性基板20上にゲート配線105またはコモン配線107を形成し、ゲート配線105またはコモン配線107の上の中央部を除去した状態で、無機絶縁膜144が形成される。ゲート配線105またはコモン配線107の上の中央部は電極154が設けられている。電極154上には、安定した接続抵抗をもつ透明電極157となる透明導電膜155を成膜する。

50 【0021】ソース接続端子部120では、絶縁性基板

20を覆うように無機絶縁膜144を形成し、無機絶縁膜144上にソース配線106を設けて、それらを覆うように、透明電極157となる透明導電膜155を成膜する。

【0022】工程(b)において、周辺端子部のフォトレジストバターニングを行う。周辺端子部において、透明導電膜155を残す部分(すなわち、透明電極157を形成する部分)上に第1のレジスト165を形成する。第1のレジスト165は、例えば、東京応化製のノボラック樹脂のポジ型レジストを用いる。工程(b)の際、TFT部の透明導電膜155上全面に第1のレジスト165を形成する。

【0023】工程(c)において、ウエットエッティングを行い、周辺端子部の不必要な透明導電膜155を除去する。

【0024】工程(d)において、第1のレジスト165を剥離する。この時、周辺端子部において透明導電膜155よりなる透明電極157が形成される一方で、TFT部の透明導電膜155は全面に形成されたままである。

【0025】工程(e)において、画素電極103のフォトレジストバターニングを行う。透明導電膜155を残す部分(すなわち、画素電極103となる部分)上に第2のレジスト167を形成する。第2のレジスト167は、例えば、東京応化製のノボラック樹脂のポジ型レジストを用いる。工程(e)の際、周辺端子部全面に第2のレジスト167を形成する。

【0026】工程(f)において、ウエットエッティングを行い、TFT部の不必要な透明導電膜155を除去する。

【0027】工程(g)において、第2のレジスト167を剥離することで、画素電極103が形成される。

【0028】このように、電極基板101は形成されるが、上述したように、無機絶縁膜144上の透明導電膜155のエッティング(図6の(c))と有機絶縁膜49上の透明導電膜155のエッティング(図6の(f))とは、それぞれエッティングレートが異なるため別々に行う必要がある。

【0029】本発明は、このような現状に鑑みてなされたものであり、その目的は、有機絶縁膜上に形成される透明導電膜と無機絶縁膜上に形成される透明導電膜を同時に精度良くエッティングすることができる、電極基板の作製方法を提供することである。

【0030】

【課題を解決するための手段】本発明の電極基板の作製方法は、同一面側に有機絶縁膜からなる有機絶縁膜領域と無機絶縁膜からなる無機絶縁膜領域とを有する該電極基板において、該有機絶縁膜領域および該無機絶縁膜領域に接して透明導電膜を形成する工程と、該有機絶縁膜領域および該無機絶縁膜領域に接する透明導電膜を熱処

理する工程と、該有機絶縁膜領域および該無機絶縁膜領域に接する透明導電膜を同時にエッティングする工程と、を包含する。

【0031】前記熱処理は、150℃～220℃の温度で一定時間保持してもよい。

【0032】前記熱処理は、200℃～220℃の温度で一定時間保持してもよい。

【0033】

【発明の実施の形態】本願発明者らは、上記の課題を解10決するために、すなわち、無機絶縁膜からなる無機絶縁膜領域に接する透明導電膜と、有機絶縁膜からなる有機絶縁膜領域に接する透明導電膜のエッティングレートを同程度にするために、透明導電膜を成膜後、熱処理(すなわちアニーリング)を行うことを見出した。

【0034】尚、ここでいう有機絶縁膜領域とは、透明導電膜に接する層または膜として、例えば、図8に示される有機絶縁膜49、図10に示される有機絶縁膜144が形成された領域、または、図11に示されるプラスチック基板1420において、無機絶縁膜が形成されていない領域を示す。また、無機絶縁膜領域とは、透明導電膜に接する層または膜として、図8に示される無機絶縁膜144、図10または図11に示される無機絶縁膜が形成された領域を示す。

【0035】図7は、透明導電膜成膜後、一定時間アニーリングする温度(以下、アニール温度と記載)(℃)とアニーリングした後の透明導電膜のエッティングシフト(μm)との関係を示すグラフである。図7において、参照符号「11」は、有機絶縁膜上に形成された透明導電膜のエッティングシフトを、参照符号「12」は、無機絶縁膜上に形成された透明導電膜のエッティングシフトを示す。ここで、無機絶縁膜としてSiNx、有機絶縁膜としてアクリル樹脂、透明導電膜としてITOを使用し、ウエットエッティングは第2塩化鉄を用いて180秒間行った。また、アニール温度を1時間保つように設定した。

【0036】図7に示すように、アニール温度が上昇するにつれて有機絶縁膜上の透明導電膜のエッティングシフトと無機絶縁膜上の透明導電膜のエッティングシフトとの差が小さくなる。特に、アニーリング温度が150℃以上220℃以下の場合、有機絶縁膜上の透明導電膜のエッティングシフトが小さくなり、その結果、無機絶縁膜上の透明導電膜のエッティングシフトとの差が小さくなる。したがって、無機絶縁膜上の透明導電膜と有機絶縁膜上の透明導電膜とを同時にエッティングすることができる。アニール温度が200℃以上220℃以下の場合、有機絶縁膜上の透明導電膜のエッティングシフトがさらに小さくなり、さらに好ましい。

【0037】図7のグラフからアニール温度が高いほど、有機絶縁膜上の透明導電膜のエッティングシフトと無機絶縁膜上の透明導電膜のエッティングシフトとの差が小

さくなることがわかる。したがって、アニール温度を20度以上にするとエッティングシフトの差はさらに小さくなると期待される。しかしながら、一般に有機絶縁膜は高い温度下で昇華するため、周囲に悪影響を及ぼすおそれがある。有機絶縁膜が周囲に悪影響を及ぼさないためのアニール温度の上限値は220℃である。

【0038】また、透明導電膜を成膜する前に、少なくとも有機絶縁膜表面をプラズマ処理することでエッティングシフトはさらに低下する。プラズマ処理に使用するガスとして、Ar、CF₄があげられる。

【0039】プラズマ処理において、CF₄またはArガスを用いた場合、XPS（X線光電子分光装置）などの分析装置により成分分析を行うと、有機絶縁膜の表面層に混入している、プラズマ処理に用いたガスを検出することが可能である。

【0040】本発明による電極基板の適用例として液晶表示装置を、従来技術の電極基板を適用した液晶表示装置と対比して説明する。ただし、液晶表示装置は、単なる例示にすぎず、本発明は有機絶縁膜および無機絶縁膜の両方の上に透明導電膜を形成した電極基板であればどのような形態であっても適用できる。例えば、エレクトロルミネッセンス素子において、発光領域内では有機絶縁体からなる基板上に陽極として透明導電膜を形成し、他方、端子領域においては無機絶縁体上に透明導電膜を形成するような場合にも本発明を適用することができる。

【0041】本発明による電極基板を作製する方法を示す図8は、従来の電極基板の形成方法を説明する図6に対応する。

【0042】具体的には、図8の工程(a)において、表示領域150内の有機絶縁膜49上、ならびに周辺領域160の無機絶縁膜144上に透明導電膜155を成膜する。その後、透明導電膜155に熱処理を行う。熱処理は、窒素雰囲気であっても、大気中でおこなってもよい。熱処理は、例えば、枚葉型のオーブンにて行う。

【0043】工程(b)において、画素電極および周辺端子部のフォトレジストパターニングを行う。周辺端子部において、透明導電膜155を残す部分（すなわち、画素電極103または透明電極157を形成する部分）上にレジスト169を形成する。レジスト169は、例えば、東京応化製のノボラック樹脂のポジ型レジストを用いる。

【0044】工程(c)において、ウエットエッティングを行い、画素電極および周辺端子部の不必要な透明導電膜155を除去する。ウエットエッティングは、例えば40℃の第2塩化鉄をウエットエッティング液として、180秒間行う。エッティング液としては、液温40℃のFeCl₃とHClの混合液が使用される。

【0045】工程(d)において、レジスト169を剥離する。この時、周辺端子部において透明導電膜155

よりなる透明電極157が形成され、表示領域150内において画素電極103が形成される。

【0046】すなわち、本発明により、図6に示す工程(b)～(d)と(e)～(g)とを同時に行うことができる。したがって、製造プロセスが短縮され、その結果、製造コストを下げ、また、製造現場の生産能力を向上させることができる。さらに、フォトレジストパターニング工程が減少するため、パターン不良による歩留まり低下を回避することができ、また、レジストおよび剥離液の使用量が減少する。さらに、有機絶縁膜を剥離液に晒す回数が減少するため、有機絶縁膜の膨潤を少なくすることができ、その結果、パネルの品質信頼性が向上する。

【0047】また、透明電極157となる透明導電膜155を成膜した後に熱処理を行うことで、透明導電膜155の結晶性が向上し、無機絶縁膜144上の透明電極157の抵抗が低減し、その結果、無機絶縁膜144上の配線抵抗も低減する。

【0048】図9は、透明導電膜を成膜した後の熱処理のアニール温度(℃)と、無機絶縁膜144上の透明導電膜155よりなる透明電極157の単位面積当たりの抵抗(シート抵抗)(Ω/□)の変化を示す。図9より、アニール温度が上昇するにつれてシート抵抗が低減することが理解される。

【0049】さらに、ゲート・コモン接続端子部110、130において、電極154を成膜し、プラズマ処理を行った後に透明導電膜155を形成することで、電極154と透明導電膜155(後の透明電極157)とのコンタクト抵抗が低減する。

【0050】図10の工程(a)～(e)を参照して本発明の概略を模式的に説明する。

【0051】工程(a)において、絶縁性基板1420上に、無機絶縁膜1444を形成する。絶縁性基板1420として、透明ガラスのほかにプラスチック基板を使用できる。プラスチック基板の材料としてポリイミド、ポリエチレンテレフタレート、ポリアクリレート、ポリエチレンなどが使用される。無機絶縁膜1444としては、例えば、SiO₂、SiN_xまたはTaO₂を使用し、500～5000Åの厚さで形成する。

【0052】工程(b)において、絶縁性基板1420上の別の領域に有機絶縁膜1449を形成する。有機絶縁膜1449としては、例えば、エポキシ樹脂、アクリル樹脂、ポリカーボネートなどを使用し、100Å～1mmの厚さで形成する。

【0053】工程(c)において、透明導電膜1455をスパッタなどで、絶縁性基板1420、無機絶縁膜1444、有機絶縁膜1449を覆うように成膜する。透明導電膜1455として、ITOを使用してもよい。透明導電膜1455は、厚さ500～3000Åで形成する。その後、無機絶縁膜1444上および有機絶縁膜1

449上の透明導電膜1455を熱処理する。

【0054】工程(d)において、フォトレジスト1465をパターニングした後、ウエットエッチングを行い、透明導電膜1455のパターニングを行う。フォトレジスト1465はノボラック樹脂を使用してもよく、ウエットエッチングのエッチング液として、FeCl₃とHC1の混合液またはHB_rを使用してもよい。

【0055】工程(e)において、無機絶縁膜1444、有機絶縁膜1449上に所望の形状の透明導電膜1455が形成され、電極基板1700が完成する。この時、無機絶縁膜1444上の透明導電膜1455と有機絶縁膜1449上の透明導電膜1455とのエッチングシフトの差は、2μm以下であることが望ましいが、これに限定されない。

【0056】無機絶縁膜1444、有機絶縁膜1449の成膜方法は、材料によって適切に選択される。具体的な方法としては、凸版印刷、スクリーン印刷、スピンドルタなどがある。また、成膜後、さらに熱処理または紫外線照射を行ってもよい。

【0057】このように形成された透明導電膜1455と無機絶縁膜1444の密着性ならびに透明導電膜1455と有機絶縁膜1449との密着性は、ピールテストの結果、良好であることがわかった。

【0058】上述の説明では、絶縁性基板1420上に無機絶縁膜1444および有機絶縁膜1449を形成する電極基板1700を示した。しかし、本発明はこれに限定されるものではなく、図11に示すように、絶縁性基板1420としてプラスチック基板を使用し、その一部の領域に無機絶縁膜1444を形成し、無機絶縁膜1444とプラスチック基板1420上的一部分に透明導電膜1455を形成する電極基板1800も範囲に含む。

このような電極基板1800は、無機絶縁膜1444上

にスイッチング素子等を含む集積回路を組み込み、透明導電膜1455は制御を行う電極だけでなく配線としても利用可能である。

【0059】

【発明の効果】本発明によれば、透明導電膜の成膜前に適切な条件で熱処理を行うことにより、有機絶縁膜領域に接するように形成された透明導電膜と無機絶縁膜領域に接するように形成された透明導電膜を同時にエッチング処理でき、工程の短縮が可能となる。これにより、電極基板および液晶表示装置の製造コストを低減することが出来る。

【図面の簡単な説明】

【図1】液晶表示装置の構成を模式図である。

【図2】電極基板の上面図である。

【図3】図2の電極基板の表示領域の拡大図である。

【図4】図3のA-A'線に沿った断面図である。

【図5】設計寸法と仕上寸法との差をあらわす図である。

【図6】従来の電極基板の作製方法を説明する図である。

【図7】アニール温度と、有機絶縁膜上の透明導電膜と無機絶縁膜上の透明導電膜のエッチングシフトとの関係を示すグラフである。

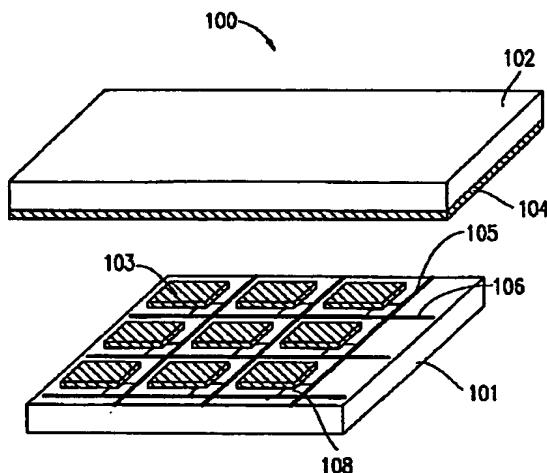
【図8】本発明による電極基板の作製方法を説明する図である。

【図9】アニール温度とシート抵抗との関係を示すグラフである。

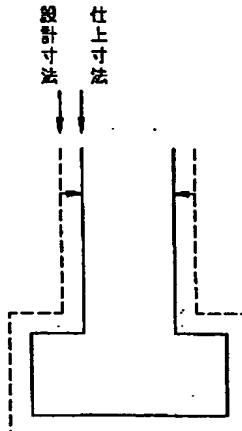
【図10】本発明の電極基板作製の概略を説明する図である。

【図11】本発明の別の実施形態による電極基板を示す図である。

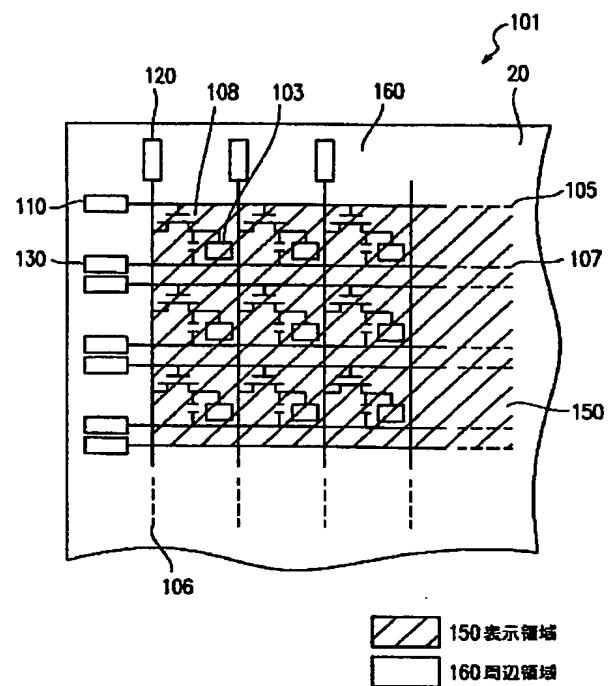
【図1】



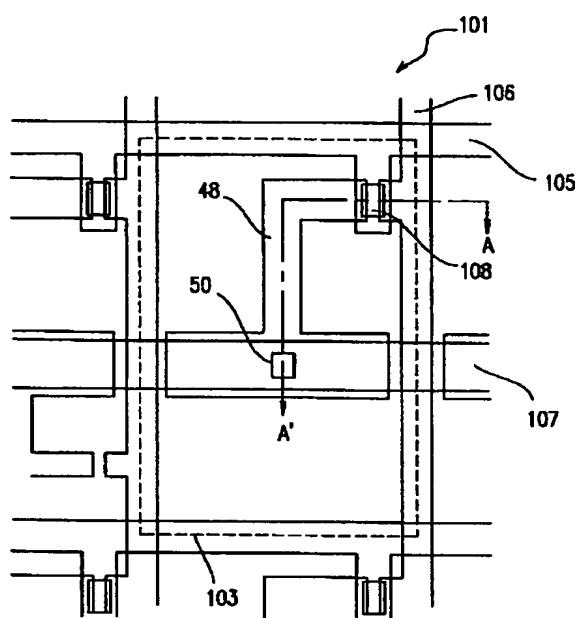
【図5】



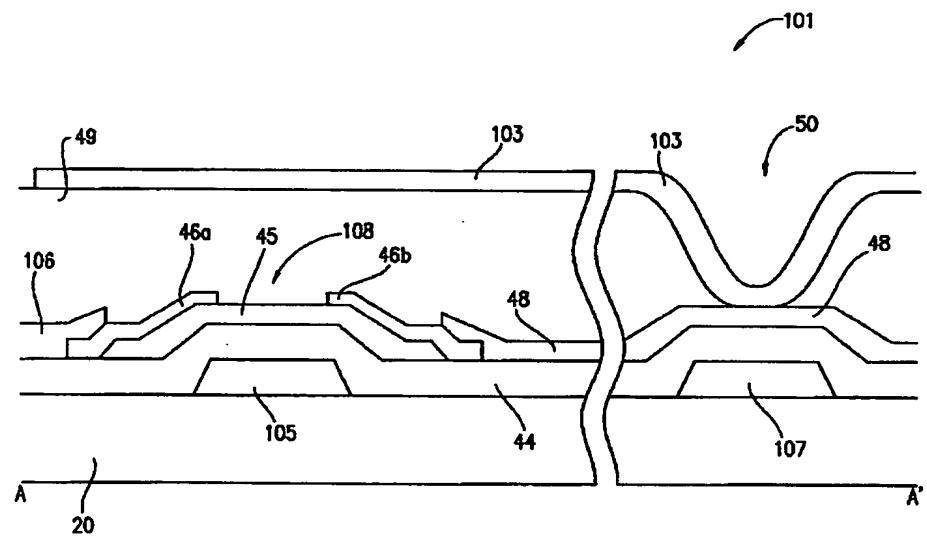
【図2】



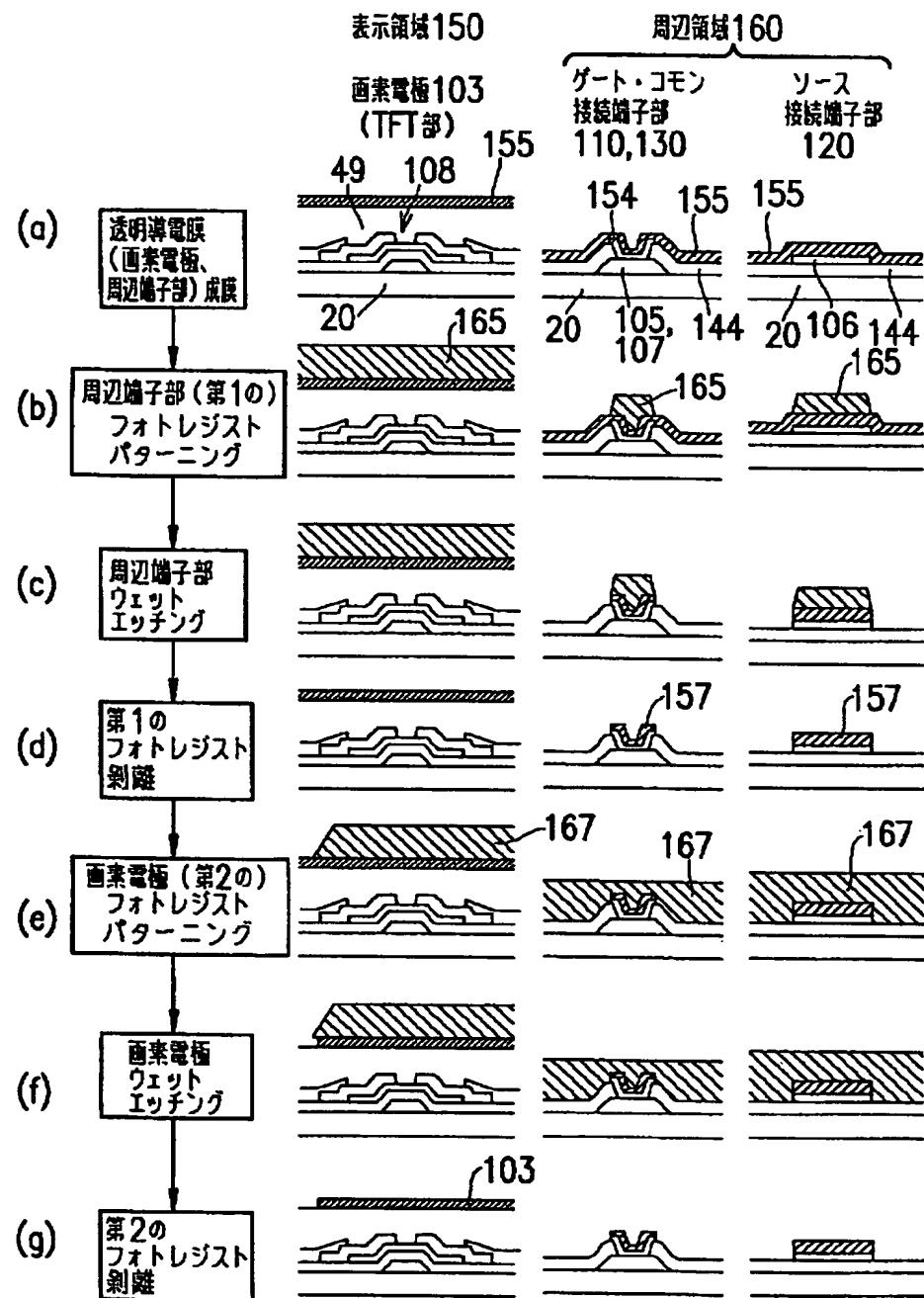
【図3】



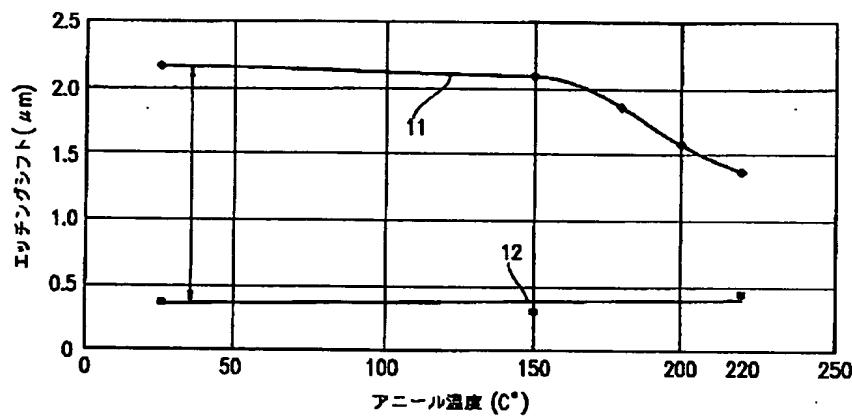
【図4】



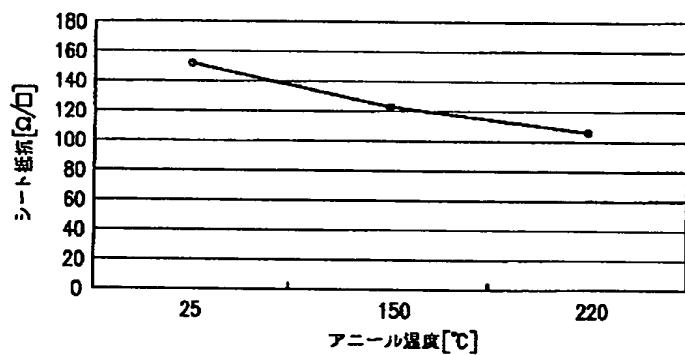
【図6】



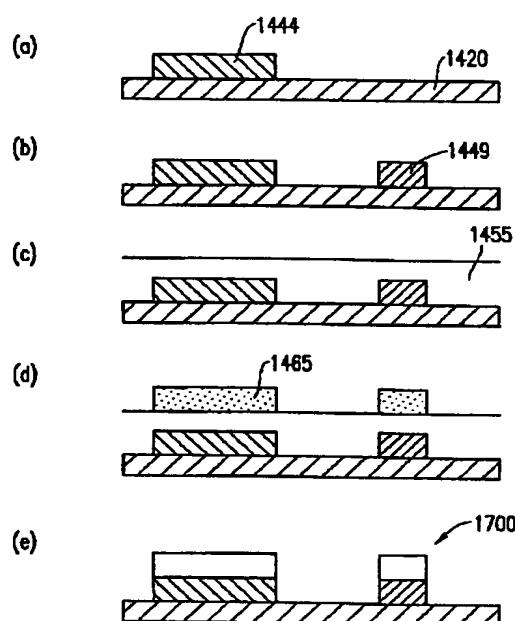
【図7】



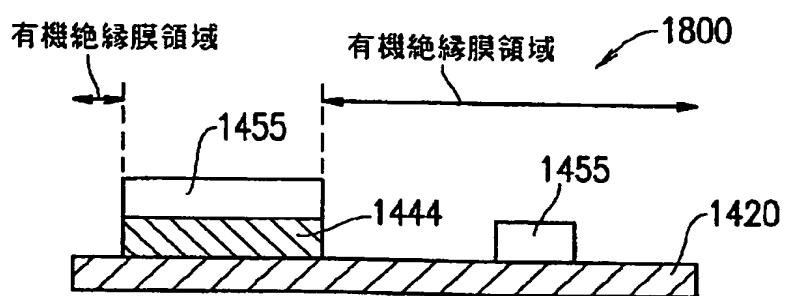
【図9】



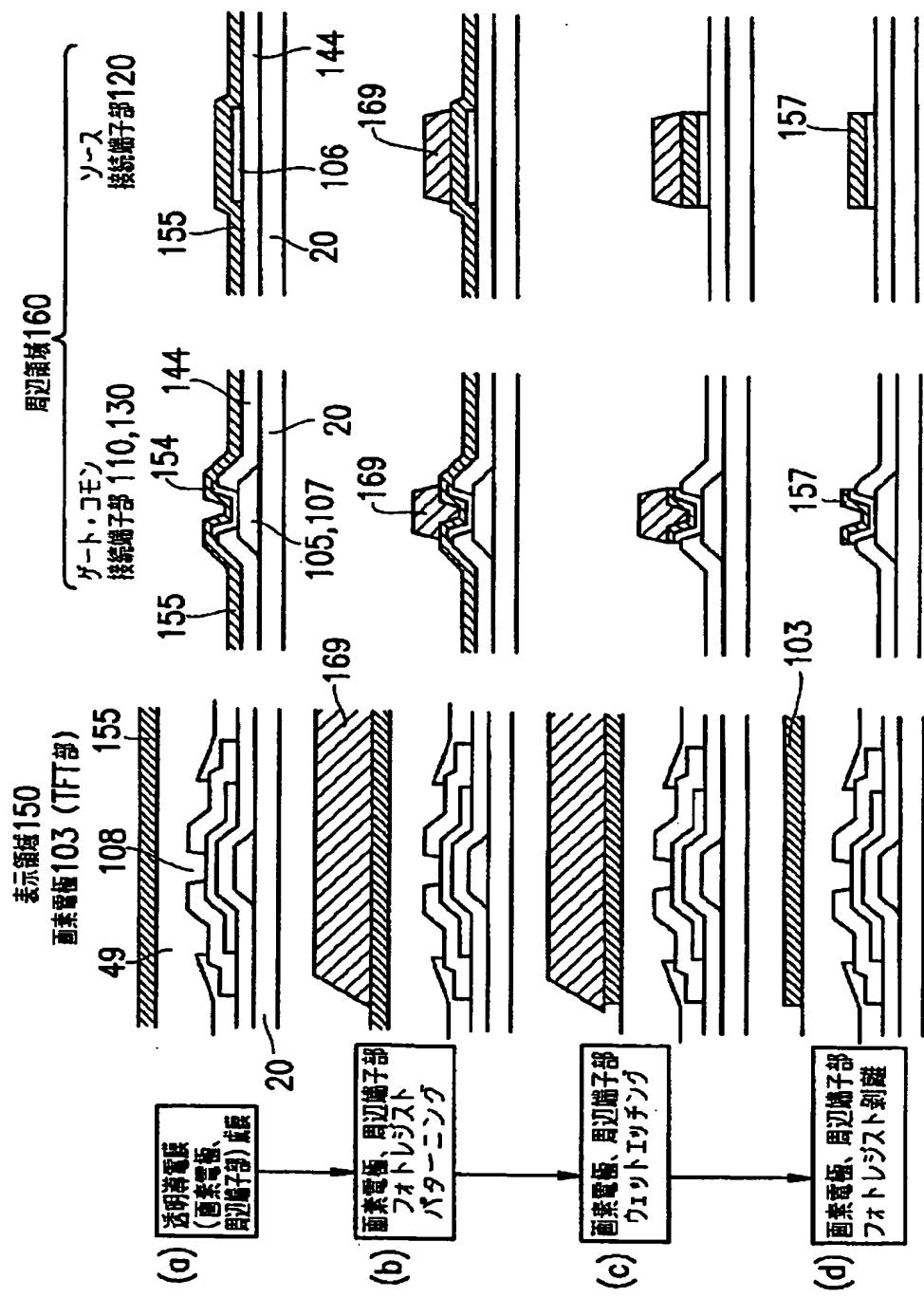
【図10】



【図11】



【図8】



フロントページの続き

特許法第30条第1項適用申請有り 2000年9月25日～28
日 Society for Information
Display主催の「20TH INTERNATI
ONAL DISPLAY RESEARCH CON
FERENCE」において文書をもって発表

(72)発明者 藤川 隆
大阪府大阪市阿倍野区長池町22番22号 シ
ヤープ株式会社内
Fターム(参考) 2H092 GA29 HA04 JA24 JA37 JA41
JA46 KB25 MA08 MA15 MA18
MA29 NA25
5G323 CA01
5G435 AA17 CC09 KK05 KK09 KK10